

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-213289

(43)Date of publication of application : 24.08.1990

(51)Int.Cl. H04N 7/01
H04N 11/20

(21)Application number : 01-033167 (71)Applicant : TOSHIBA CORP
TOSHIBA AUDIO VIDEO ENG
CORP

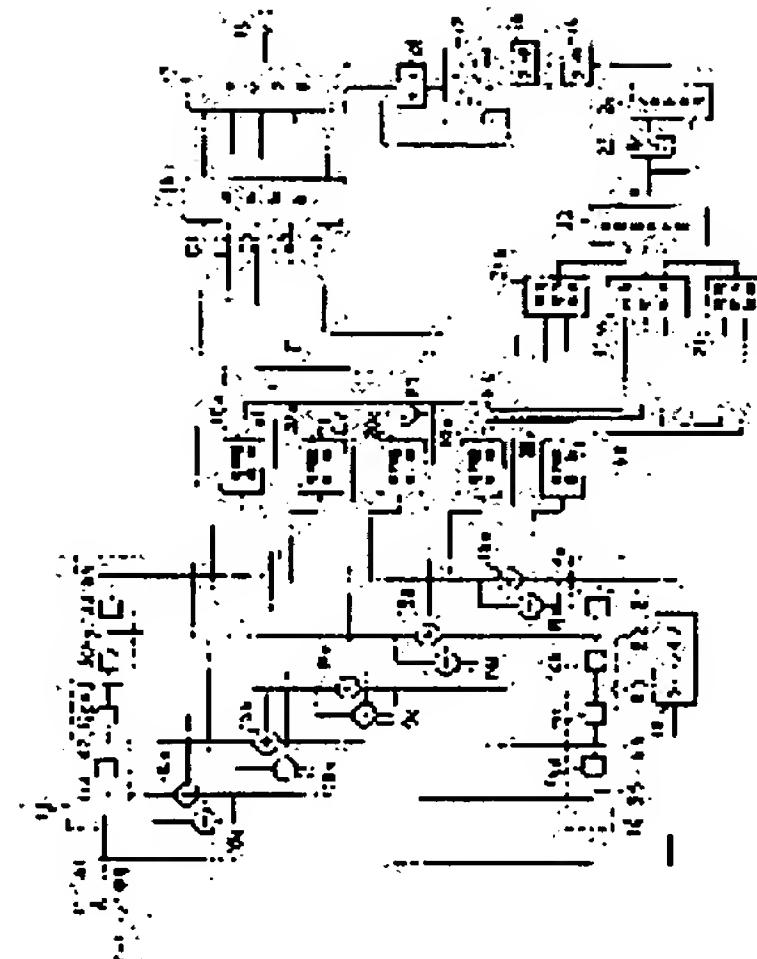
(22)Date of filing : 13.02.1989 (72)Inventor : SATO KOICHI

(54) CORRELATION DECIDING CIRCUIT

(57)Abstract:

PURPOSE: To improve the quality of a decision output and to reduce the error of decision by supplying an output, which is partially passed through a median filter, as the correlation decision output to be supplied to the median filter and shortening a period, during which the medial filter is affected by the erroneous decision.

CONSTITUTION: A decision output F outputted from a direction set circuit 24 is delayed for one picture element respectively by latch circuits 25 and 26. The latch outputs of the latch circuits 25 and 26 are supplied to the first and second taps of a median filter 27. This output is further delayed for one picture element by a latch circuit 28 and after that, the output is supplied to the third tap of the median filter 27. The median filter 27 selects an intermediate value out of the decision output F for three picture elements to be simultaneously supplied and outputs this intermediate value as the decision output F of a present interpolation picture element. Thus, since the isolated decision output F to be a noise component is excluded out of the decision output F for three picture elements, the error of the decision can be decreased.



⑫ 公開特許公報 (A)

平2-213289

⑬ Int.Cl. 5

H 04 N 7/01
11/20

識別記号

庁内整理番号

G

7734-5C
7033-5C

⑭ 公開 平成2年(1990)8月24日

審査請求 未請求 請求項の数 2 (全8頁)

⑮ 発明の名称 相関判定回路

⑯ 特 願 平1-33167

⑰ 出 願 平1(1989)2月13日

⑮ 発明者 佐藤 耕一 神奈川県横浜市磯子区新杉田町8番地 東芝オーディオ・ビデオエンジニアリング株式会社開発事業所内

⑯ 出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地

⑯ 出願人 東芝オーディオ・ビデオエンジニアリング株式会社 東京都港区新橋3丁目3番9号

⑮ 代理人 弁理士 鈴江 武彦 外3名

明細書

1. 発明の名称

相関判定回路

2. 特許請求の範囲

(1) 各画素ごとに、当該画素を中心とした画像の上下方向及び斜め方向のうち、2画素間の相関が高い方向を判定する相関判定手段と、

各画素ごとに、連続した n (n は 3 以上の正の整数) 画素分の相関判定出力の中から中間値を選択し、これを当該画素の判定出力として出力するメジアンフィルタと、

上記 n 画素分の相関判定出力のうち、先頭から m ($m = 1, 2, \dots, (n-1)$) 番目までの m 画素分の相関判定出力としては、上記メジアンフィルタから出力される判定出力を上記メジアンフィルタに供給し、 m 番目以降の $(n-m)$ 画素分の相関判定出力としては、上記相関判定手段から出力される相関判定出力を上記メジアンフィルタに供給する相関判定出力供給手段とを具備したことを特徴とする相関判定回路。

(2) 上記相関判定手段は、

各画素ごとに、当該画素を中心とした画像の上下方向及び斜め方向それぞれの 2 画素間の信号の差分を検出する差分検出手段と、

この差分検出手段の検出出力に従って、相関が高い方向は上下方向、右上がり方向、左上がり方向のうちいずれの方向であるかを判定する第1の方向判定手段と、

この方向判定手段により右上がり方向あるいは左上がり方向との判定出力が得られたら、この判定出力と上記差分検出手段の検出出力に従って、相関が高い方向の傾きを判定する第2の方向判定手段を具備したことを特徴とする請求項1記載の相関判定回路。

3. 発明の詳細な説明

【発明の目的】

【産業上の利用分野】

この発明は画像の上下方向及び斜め方向の相関を判定する相関判定回路に関する。

(従来の技術)

インターレース方式のテレビジョン信号をノンインターレース方式のテレビジョン信号に変換する順次走査変換回路においては、走査線（以下、ラインと記す）の補間処理により、上記変換を行なうようになっている。したがって、このような順次走査変換回路においては、前間ラインの信号を発生するための補間信号発生回路が必要となる。

動き適応形の順次走査変換回路においては、動画モードと静画モードとで補間信号発生回路が別々に設けられている。ここで、動画モード用の補間信号発生回路について説明すると、この回路としては、従来、2度振り方式の回路と上下間和方式の回路が考えられていた。

しかし、2度振り方式の補間信号発生回路は、折返し成分が多く、同心円が折れ線表示される等の問題を有していた。

これに対し、上下間和方式の補間信号発生回路は、折返し成分が少なく、同心円を曲線表示することができる。

上記構成の場合、補間信号の品位は、相関判定回路の判定精度に依存する。

そこで、上記出願においては、相関判定回路に、判定回路本体の判定出力を補正する回路を設け、判定誤りを少なくするようしている。

しかし、ここで設けられている補正回路では、まだ、判定誤りを十分に除去することができないという問題があった。

(発明が解決しようとする課題)

以上述べたように上記文献の相関判定回路では、判定誤りを十分に補正することができないという問題があった。

そこで、この発明は、判定誤りの補正能力が上記文献のものより優れた相関判定回路を提供することを目的とする。

〔発明の構成〕

(課題を解決するための手段)

上記目的を達成するためにこの発明は、各画素ごとに、連続したn（nは3以上の正の整数）画素分の相関判定出力の中から中間の値のものを

したがって、従来は、動画モード用の補間信号発生回路として、一般に、上下間和方式の回路を用いていた。

しかし、この上下間和方式の補間信号発生回路においては、垂直方向の本来の高域成分が減衰するという問題があった。

そこで、本件特許出願人は、昭和63年9月29日提出の特願昭63-244841号（以下、文献と記す）において、垂直方向の本来の高域成分も充分に再生可能な補間信号発生回路（該出願では、発明の名称が相関判定回路となっている）を開示した。

この補間信号発生回路は、詳細は後述するが、補間画素を中心とした画像の上下方向及び斜め方向のうち、2画素間の相関が高い方向を判定する相関判定回路を設け、この相関判定回路の判定出力に従って補間信号を発生するものである。

このような構成によれば、画像内容に応じて補間信号を生成することができるので、垂直方向の本来の高域成分も十分に再生することができる。

選択し、これを当該画素の相関判定出力として出力するメジアンフィルタを設けるとともに、上記n画素分の相関判定出力のうち、先頭からm（m=1, 2, …, (n-1)）番目までのm画素分の相関判定出力としては、上記メジアンフィルタから出力される判定出力をこのメジアンフィルタに供給し、m番目以降の（n-m）画素分の相関判定出力としては、相関判定手段から出力される相関判定出力を上記メジアンフィルタに供給する手段を設けるようにしたものである。

(作用)

上記構成によれば、上記n画素分の相関判定出力として、文献のように、単に、相関判定手段の相関判定出力を供給する構成に比べ、判定誤りによってメジアンフィルタが影響を受ける期間を短縮することができるので、判定誤りの補正効果を高めることができるものである。

(実施例)

以下、図面を参照しながらこの発明の実施例を詳細に説明する。

第1図はこの発明の一実施例の構成を示す回路図である。

図示の回路は、この発明を上記文献に開示された補正信号発生回路の相関判定回路に適用した場合を代表として示すものである。この第1図において、文献に開示された回路と異なる点は、詳細は後述するが、メジアンフィルタ27に対する信号の供給構成にある。

なお、第1図には、相関を判定する部分の他に、この相関判定出力に従って補正信号を発生する部分も含まれる。したがって、以下の説明では、まず、補間信号を発生する部分を説明し、次に相関を判定する部分を説明する。

(1) 補間信号を発生する部分

第1図において、11はテレビジョン信号が供給される入力端子である。この入力端子11に供給されたテレビジョン信号A1は、第1のタップ付遅延線12に供給されるとともに、ラインメモリ13により1ライン分遅延された後、第2のタップ付遅延線14に供給される。

A1～A5と信号B1～B5との加算演算関係を第2図に示す。ここで、Xは補間画素である。

加算回路15a～15eの出力C1～C5は、後述する相関判定出力Fとの時間合せのための遅延回路16を介してセレクタ17に供給される。そして、このセレクタ17により、相関判定出力Fに従っていずれか1つを選択される。この選択出力は補間信号として出力端子18に供給される。

(2) 相関を判定する部分

この部分は大きく分けて、各補間画素ごとに、第2図に示す2画素間の差分を検出する部分と、その検出結果を基に相関を判定する部分と、この判定出力を補正する部分とからなる。

① まず、差分を検出する部分について説明する。

この部分は、上述したタップ付遅延線12、14の他に、減算回路19a～19eと絶対値回路20a～20eから成る。

減算回路19aはタップ付遅延線12から出力される信号A1とタップ付遅延線14から出力される信号B5との差分を求める。同様に、減算回

第1、第2のタップ付遅延線12、14はそれぞれ直列接続された4個の単位遅延素子12a～12d、14a～14dを有し、入力信号を1画素周期で遅延する。これにより、第1、第2のタップ付遅延線12、14の5個のタップには、それぞれ連続する5画素分の信号A1、A2、A3、A4、A5、及び信号B1、B2、B3、B4、B5が同時に得られる。ここで、タップ付遅延線12、14の中央タップに導出される信号A3、B3は、補間画素と同じ水平位置にある画素の信号である。

信号A1と信号B5は加算回路15aに供給され、平均値C1＝(A1+B5)/2を求められる。同様に、信号A2と信号B4、信号A3と信号B3、信号A4と信号B2、信号A5と信号B1もそれぞれ対応する加算回路3b、3c、3d、3eに供給され、その平均値C2、C3、C4、C5を求められる。これにより、補間画素を中心とした画像の上下方向及び斜め方向それぞれの2画素間の平均値が求められたことになる。信号

路19b、19c、19d、19eはそれぞれ信号A2と信号B4、信号A3と信号B3、信号A4と信号B2、信号A5と信号B1の差分を求める。そして、各減算回路19a、19b、19c、19d、19eの出力はそれぞれ対応する絶対値回路20a、20b、20c、20d、20eにより絶対値をとられる。

これにより、補間画素を中心とした画像の上下方向及び斜め方向それぞれの2画素間の絶対値差分出力E1～E5が求められたことになる。

② 次に、検出された差分に従って、相関を判定する部分について説明する。

この部分は最小値判定部21a、21b、21cと階層式判定部22から成る。

最小値判定部21aは絶対値差分出力E1、E2のうち、小さい方を判定する。最小値判定部21bは絶対値差分出力E2、E3、E4のうち、最も小さいものを選択する。最小値判定部21cは絶対値差分出力E4、E5のうち、小さい方を選択する。すなわち、各最小値判定部21a、

21b, 21c は入力信号のうち、相関が高いものを判定する。各判定出力は階層式判定部 22 に供給される。

階層式判定部 22 は、最小値判定部 21a ~ 21c の判定出力に従って、相関判定出力 F1 を出力する。

第4図は、階層式判定部 22 における判定アルゴリズムの一例を示している。

階層式判定部 22 は、まず、ステップ S1 の処理を実行し、相関方向が上下方向、右上がり方向、左上がり方向のいずれの方向かを判定する。次に、この判定結果に従って、ステップ S2 あるいはステップ S3 の処理を実行し、相関方向が右上がり方向あるいは左上がり方向である場合、その傾きはどのくらいかを判定する。

ステップ S1 による相関方向の判定は、最小値判定部 21b の判定出力に従ってなされる。すなわち、階層式判定部 22 は、最小値判定部 21b により最小値が E2 であると判定された場合、相関方向が右上がり方向（第2図参照）であると判

2図の A1 - B5 方向と判定する。この場合、この判定出力 F は信号 A1, B5 の平均値 C1 を補間信号 D として選択するための制御信号としてセレクタ 17 に供給される。

ステップ S3 による左上がり方向の傾き判定は、最小値判定部 21c の判定出力に従ってなされる。この判定処理は、ステップ S2 の判定処理とほぼ同じなので、ここでは説明を省略する。

このようにして階層式判定部 22 は、ライン間で相関性が高い画素により作った信号をセレクタ 11a にて補間信号 D として選択されることになる。

③ 最後に、階層式判定部 22 から得られた判定出力 F を補正し、判定誤りを少なくする部分について説明する。

この部分はラッチ回路 23、方向判定部 24、ラッチ回路 25, 26, 28、メジアンフィルタ 27 から成る。

ラッチ回路 23 と方向判定部 24 は、連続する 2 つの補間画素間の判定出力 F の変化を検出し、

定し、この右上がり方向の傾きを判定するステップ S2 の処理に移行する。逆に、最小値が E3 であると判定された場合は、相関方向が左上がり方向（第2図参照）であると判定し、この左下がり方向の傾きを判定するステップ S3 の処理に移行する。また、最小値が E3 であると判定された場合は、相関方向が上下方向（第2図参照）であると判定する。この場合、この判定出力 F は、詳細は後述するが、信号 A3 と信号 B3 とから求められた信号 C3 を選択するための制御信号としてセレクタ 17 に供給される。

ステップ S2 による右上がり方向の傾き判定は、最小値判定部 21a の判定出力に従ってなされる。すなわち、階層式判定部 22 は、最小値判定部 21a により最小値が E2 であると判定された場合、傾きが第2図の A2 - B4 方向と判定する。この場合、この判定出力 F は信号 A2, B4 の平均値 C2 を補間信号 D として選択するための制御信号としてセレクタ 17 に供給される。一方、最小値が E1 であると判定された場合は、傾きが第

この検出結果に従って判定出力 F を補正する。

すなわち、階層式判定部 22 の判定出力 F は、ラッチ回路 23 と方向判定部 24 とに供給される。方向判定部 24 は、現補間画素より 1 画素前の補間画素の判定出力 F に対して現補間画素の判定出力 F がどのように変化したかを調べている。そして、現補間画素の判定出力 F が、1 画素前の補間画素の判定出力 F とは全く異なる方向の画素間の相関が高いことを示す場合には、現補間画素の判定出力 F を強制的に信号 A3, B3 の平均値 C3 を補間信号 D として選択するための判定出力 F に置き換える。

第4図は、方向判定部 24 における判定アルゴリズムを示している。このアルゴリズムを例えれば星印の部分 P を参照して説明する。この部分 P では、1 画素前には信号 A4 と信号 B2 の相関が高いという判定出力 F が得られている。これに対し、今回は、信号 A1 と信号 B5 の相関が高いとの判定出力 F が得られている。このような場合は、第2図からもわかるように、相関方向が全く逆の方

向に変化したことになるので、判定誤りである可能性が高い。そこで、方向判定部24は、このような場合、判定出力Fを強制的に平均値C8を選択するための判定出力Fに置き換えるようになっている。

なお、詳細は省略するが、第5図の他の星印の部分においても上記と同様な補正処理がなされる。

メジアンフィルタ27とラッチ回路25, 26, 28はこの発明の特徴を成す回路である。この部分は、各補間画素ごとに、方向判定部24から出力される複数画素分の判定出力Fを同時にメジアンフィルタ27に供給し、この中からメジアンフィルタ27によって中間値を選択し、この選択出力を各補間画素の判定出力Fとして出力するものである。

すなわち、方向判定回路24から出力される判定出力Fは、ラッチ回路25で1画素分遅延された後、ラッチ回路26によりさらに1画素分遅延される。そして、ラッチ回路25, 26のラッチ出力はメジアンフィルタ27の第1, 第2のタッ

用いていたが、このような構成の場合は、1画素分の判定誤りがあると、メジアンフィルタ27の中間値選択動作は、3画素期間、上記判定誤りの影響を受ける。これに対し、この実施例のように先頭の画素の判定出力Fとしてメジアンフィルタ27に通したものを作成すると、判定誤りの影響を受ける期間を2画素期間に短縮することができる。したがって、この実施例によれば、文献の構成より判定出力Fの補正効果を高めることができる。

以上の様子を示すのが第5図である。

すなわち、この第5図において、F1は方向判定部24から出力される判定出力Fを示し、F2は文献構成において、メジアンフィルタ27から出力される判定出力Fを示し、F3はこの実施例において、メジアンフィルタ27から出力される判定出力Fを示す。第3図はこの3つの判定出力F1, F2, F3を時間tの経過とともに示すものである。ここで、 $t_n - t_{n-1}$ は1画素周期である。数値0は相関方向が上下方向であることを

示す。このメジアンフィルタ27の出力はさらにラッチ回路28により1画素分遅延された後、上記セレクタ17に制御信号として供給されるとともに、メジアンフィルタ27の第3のタップに供給される。メジアンフィルタ27は上記のようにして同時に供給される3画素分の判定出力Fから中間値を選択し、これを現補間画素の判定出力Fとして出力する。

上記構成によれば、3つの画素の判定出力Fのうち、雑音成分となるような孤立した判定出力Fが排除されるため、判定誤りを減少させることができる。しかも、この場合、3画素分の判定出力Fのうち、先頭の画素の判定出力Fとして、メジアンフィルタ27によって補正された判定出力Fを供給するようにしたので、メジアンフィルタ27による判定出力Fの補正効果を高めることができる。

すなわち、上記文献では、メジアンフィルタ27に供給する3画素分の判定出力として全てこのメジアンフィルタ27に通す前の判定出力Fを

示し、0以外の数値の正符号は右上がりを示し、負符号を左上がりを示す。また、絶対値はその傾きを示す。例えば、数値2は右上がりで、傾きが第2図のA1 - B1方向であることを示す。

メジアンフィルタ27は連続する3つの数値から中間値を選択するものであるが、特殊な場合として3つの数値が全て同じ場合（例えば、2, 2, 2）はその数値（2）を選択し、3つのうち2つが同じ場合（例えば、0, -2, 0）はその同じ数値（0）を選択する。したがって、例えば、時刻t6における判定出力F2は、時刻t5, t6, t7における判定出力F1がそれぞれ-2, 0, -2であるから-2となる。同様に、判定出力F3は、時刻t5における判定出力F3が0であり、時刻t6, t7における判定出力F1がそれぞれ-2, 0であるから0となる。

ここで、上記のようにして求められた時刻t6における判定出力F2を考察して見ると、この判定出力F2は誤りである可能性が高い。これは、時刻t6の前後においては、F2は相関方向が上

下方向あるいは右上がり方向であることを示しているのに、時刻 t_6 でだけ急に左上がり方向であること示しているからである。したがって、この判定出力 F_2 に従って補間信号 D を作ると画質が低下する可能性が高い。これに対し、時刻 t_6 における判定出力 F_3 は、その前後における判定出力 F_3 が示す相関方向とほぼ同じ傾向の相関方向を示す。したがって、判定出力 F_3 に従って補間信号 D を生成すれば、判定出力 F_2 に従って作る場合よりも画質を向上させることができると可能性が高い。

以上述べたようにこの実施例は、メジアンフィルタ 27 に供給する 3 画素分の判定出力 F のうち、先頭の 1 画素分の判定出力 F としてメジアンフィルタ 27 に通したものを作り供給するようにしたものである。

このような構成によれば、メジアンフィルタ 27 が方向判定部 24 から出力される判定出力 F に生じた判定誤りの影響を受ける期間を、文献のものより短縮することができるので、これよりも、

F をメジアンフィルタ 27 に供給する場合を説明したが、一般的には、 n (n は 3 以上の正の整数) 画素分の判定出力 F を供給するようにしてもよい。この場合、メジアンフィルタ 27 に通した判定出力 F が用いられる画素は、先頭から m ($m = 1, 2, \dots, n - 1$) 番目までの画素である。

また、先の実施例では、相関判定構成として隣接する 2 ライン間ににおいて、連続する 5 画素分の信号を使って相関を判定する場合を説明したが、前開画素を中心とした画像の上下方向及び斜め方向の相関を判定する構成であれば、ラインの距離や画素数はこれに限定されるものではない。

さらに、先の実施例では、この発明を補間信号発生回路の相関判定回路に適用する場合を説明したが、この発明は、これ以外にも、例えば、インターレース方式のテレビジョン信号において、あるラインの画素を中心とした画像の上下方向及び斜め方向の相関を判定したいような場合にも適用可能である。

この他にもこの発明は、その要旨を逸脱しない

メジアンフィルタ 27 の補正効果を高めることができる。

第 6 図はこの発明の他の実施例の構成を示す回路図である。

先の実施例では、メジアンフィルタ 27 に供給する判定出力 F のうち、先頭画素の判定出力だけ、メジアンフィルタ 27 に通したものを作り供給する場合を説明した。これに対し、この実施例では、メジアンフィルタ 27 の出力タップに 2 つのラッチ回路 $26, 28$ を継続接続し、先頭画素だけでなく、先頭から第 2 番目の画素の判定出力 F もメジアンフィルタ 27 に通したものを作り供給するようにしたものである。

このような構成によれば、先の実施例よりもさらに誤判定の影響を受ける期間を短縮することができる。

以上この発明の 2 つの実施例を説明したが、この発明はこのような実施例に限定されるものではない。

例えば、先の実施例では、3 画素分の判定出力

範囲で種々様々な変形実施可能なことは勿論である。

【発明の効果】

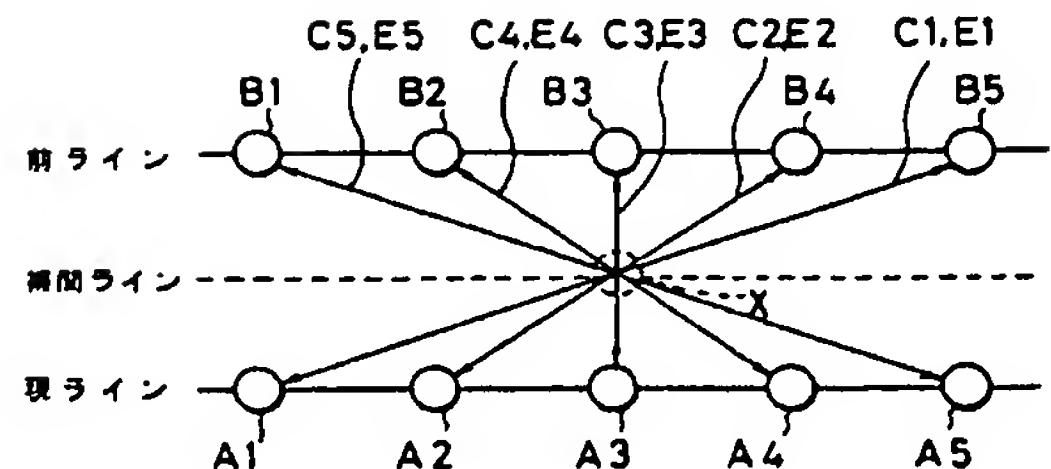
以上述べたようにこの発明によれば、メジアンフィルタに供給する相関判定出力として一部メジアンフィルタに通したものを作り供給し、誤判定によりメジアンフィルタが影響を受ける期間を短縮するようにしたので、判定出力の品位を従来より高めることができる。

4. 図面の簡単な説明

第 1 図はこの発明の一実施例の構成を示す回路図、第 2 図乃至第 5 図は第 1 図の動作を説明するための図、第 6 図はこの発明の他の実施例の構成を示す回路図である。

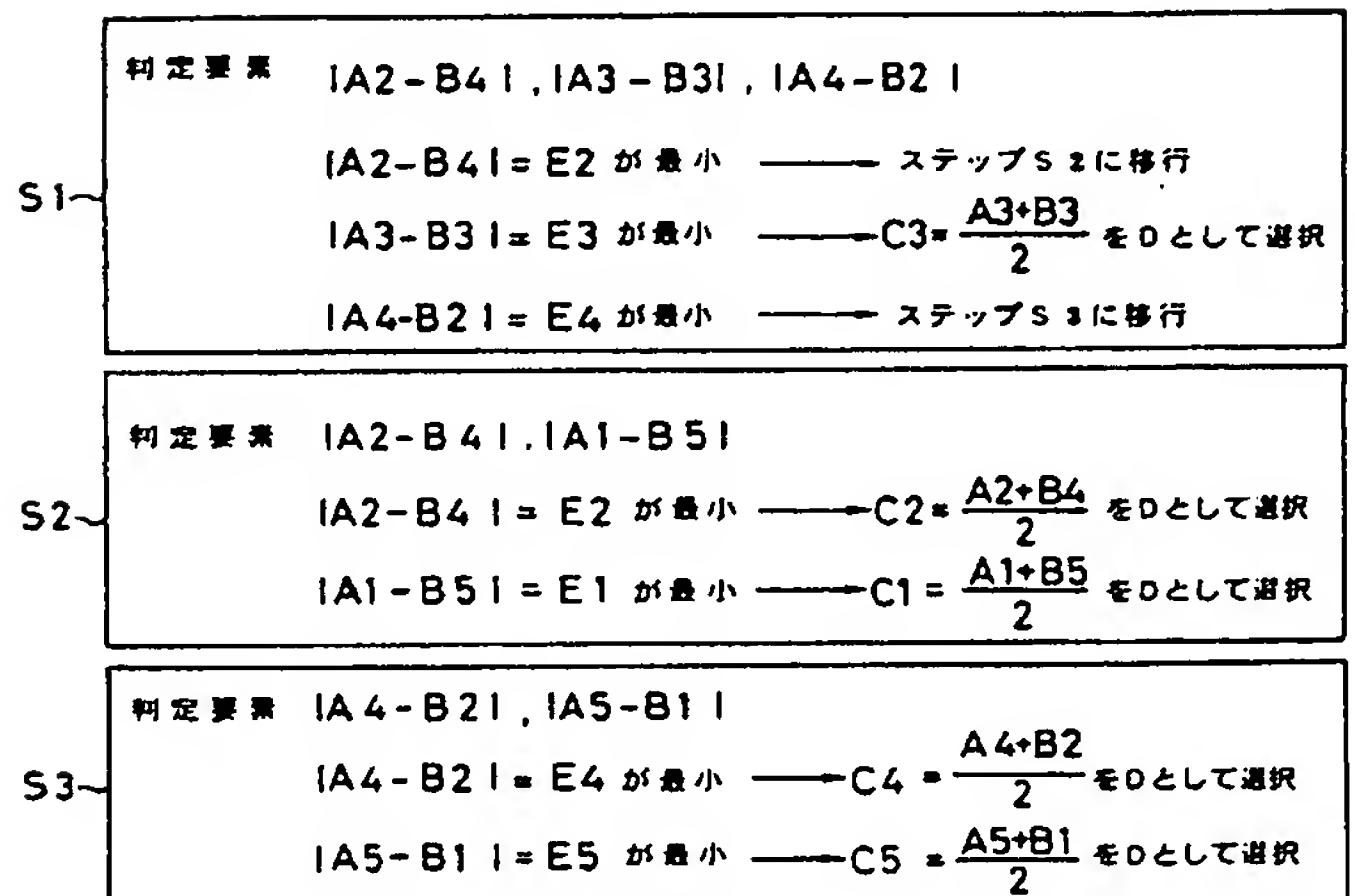
1 1 … 入力端子、1 2, 1 4 … タップ付遅延線、
1 2 a, 1 2 b, 1 2 c, 1 2 d, 1 2 e, 1 4 a, 1 4 b, 1 4 c, 1 4 d, 1 4 e … 単位遅延素子、1 3 … ラインメモリ、1 5 a, 1 5 b, 1 5 c, 1 5 d, 1 5 e … 加算回路、1 6 … 遅延回路、1 7 … セレクタ、1 8 … 出力端子、
1 9 a, 1 9 b, 1 9 c, 1 9 d, 1 9 e …

減算回路、20a, 20b, 20c, 20d,
20e…絶対値回路、21a, 21b, 21c…
最小値判定部、22…階層式判定部、23, 25,
26, 28…ラッチ回路、24…方向判定部、
27…メジアンフィルタ。

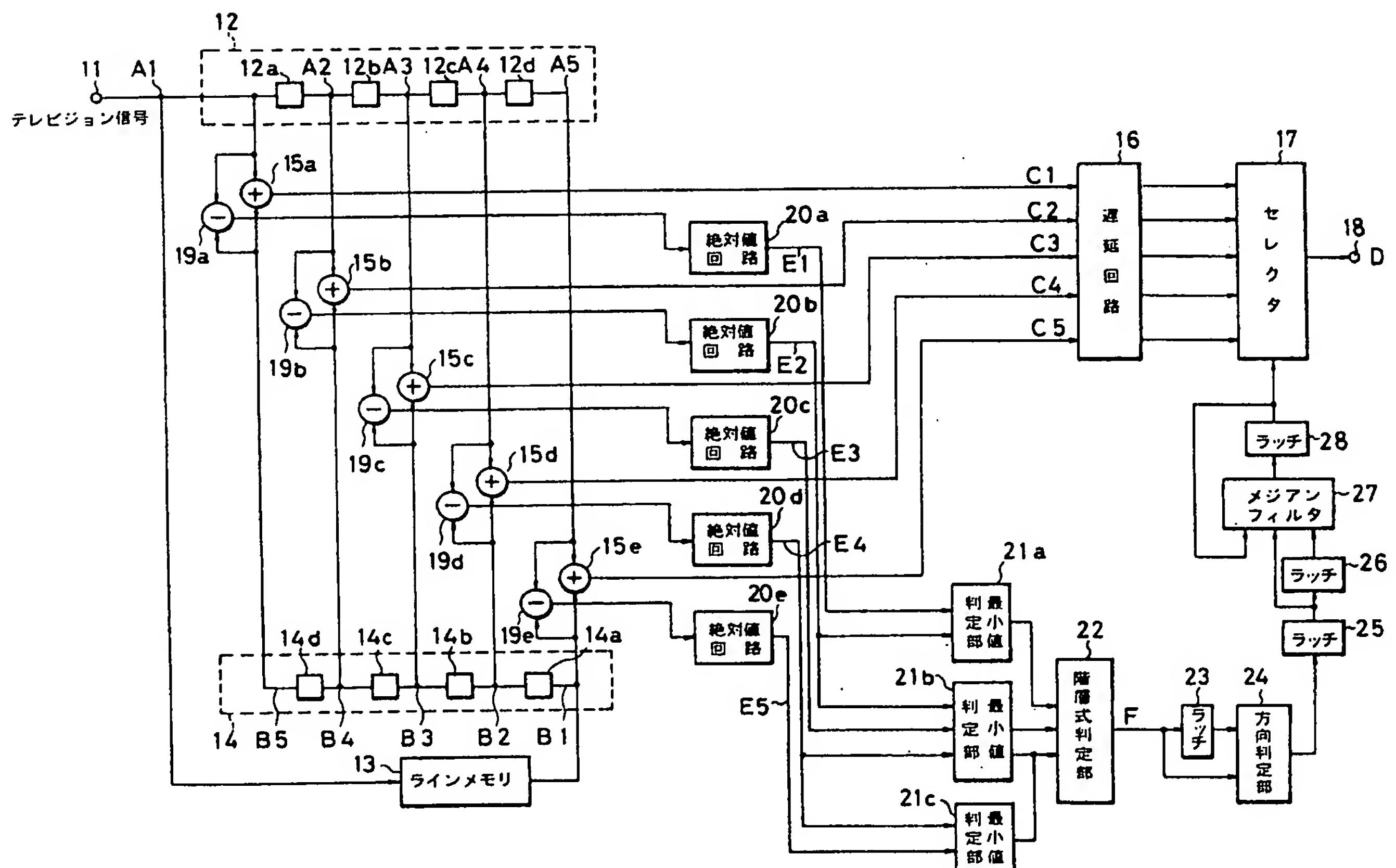


第2図

出願人代理人 弁理士 鈴江武彦



第3図



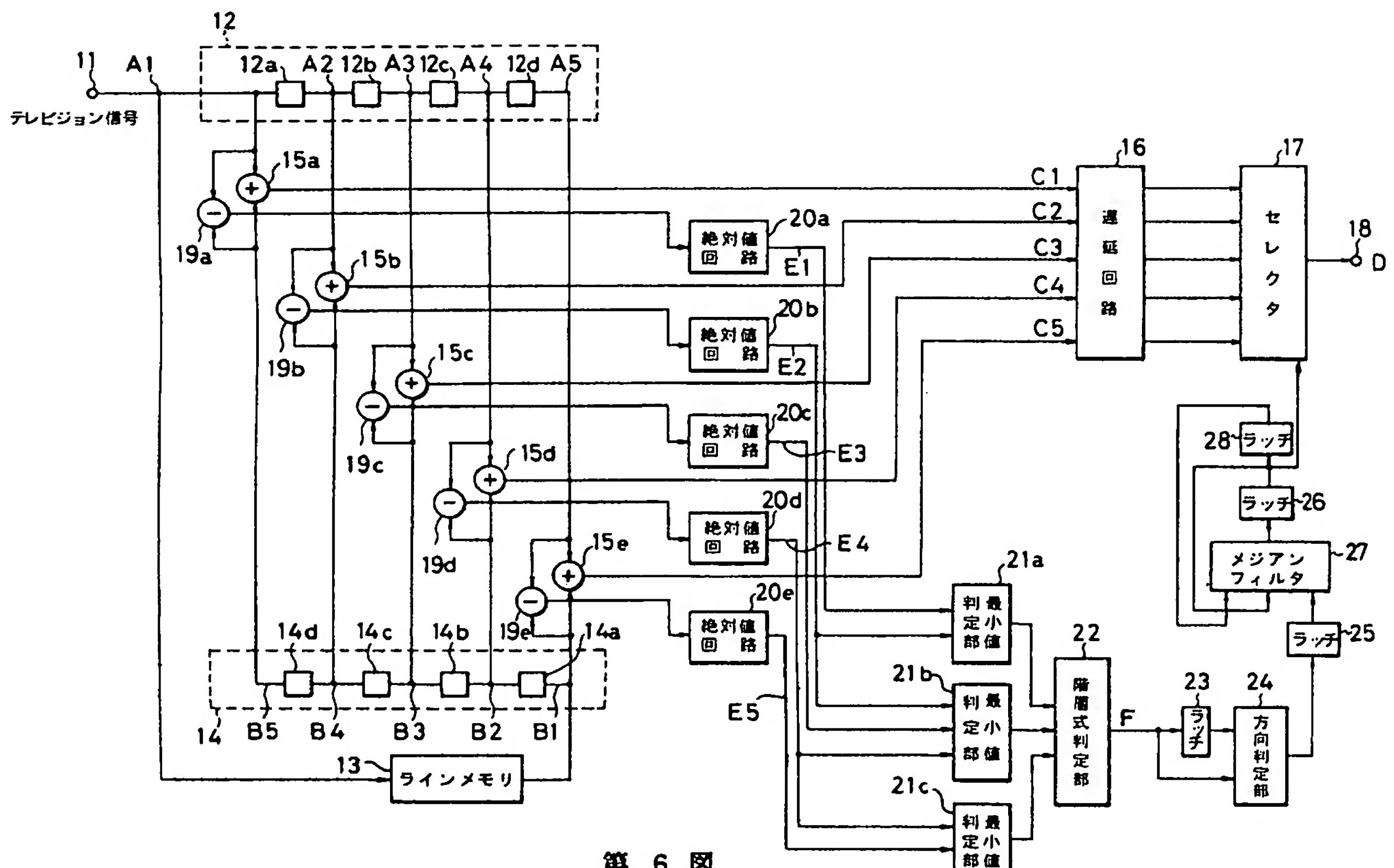
第1図

1画面前 現画面	(A1, B5)	(A2, B4)	(A3, B3)	(A4, B2)	(A5, B1)	P
(A1, B5)	(A1, B5)	(A1, B5)	(A1, B5)	★(A3, B3)	★(A3, B3)	
(A2, B4)	(A2, B4)	(A2, B4)	(A2, B4)	★(A3, B3)	★(A3, B3)	
(A3, B3)	(A3, B3)	(A3, B3)	(A3, B3)	(A3, B3)	(A3, B3)	
(A4, B2)	★(A3, B3)	★(A3, B3)	(A4, B2)	(A4, B2)	(A4, B2)	
(A5, B1)	★(A3, B3)	★(A3, B3)	(A5, B1)	(A5, B1)	(A5, B1)	

第 4 図

	$\rightarrow t$										
	t_1	t_2	t_3	t_4	t_5	t_6	t_7	t_8	t_9	t_{10}	t_{11}
F1	2	2	2	0	-2	0	-2	0	2	2	2
F2		2	2	0	0	-2	0	0	2	2	
F3			2	0	0	0	0	0	0	2	2

第 5 図



第 6 図